



Tutorial on ADMETA^{Plus} 2017

2017年10月18日(水) 東京大学 弥生講堂・一条ホール (本郷)

最先端配線技術に関する国際会議であります Advanced Metallization Conference: Asian Session におきましては、例年、本会議に併設して日本語による Tutorial を開催しており、好評を得ております。

今回も、各方面からの著名な講師を集め、基礎から最新技術動向までお話いただきます。入社間もない社員や研究室の学生さんから、中堅どころの社員の方まで必ずやお役に立ち、ご満足いただける内容と思っております。多くの皆さまにご参加いただけますよう、よろしくお願いいたします。

ADMETA^{Plus} 2017 委員長 中塚 理 (名古屋大学大学院)
ADMETA^{Plus} 2017 チュートリアル委員長 樋爪 俊一 (ラムリサーチ(株))

Tutorial 講演(日本語にて行います) *講演概要は裏面

- 09:30-10:15 いまさら聞けない BEOL/MOL におけるバリア材料の選び方 小池 淳一 (東北大学)
- 10:20-11:05 14nm から 5nm に向かう BEOL 技術 野上 毅 (IBM Research)
- 11:10-11:55 CVD/ALD による最新の絶縁膜プロセス 小林 伸好 (日本 ASM)
- 13:00-13:45 激動の世界半導体業界 湯之上 隆 (微細加工研究所)
- 13:50-14:35 ドライエッチングの基礎から ALE まで 野尻 一男(ラムリサーチ)
- 14:40-15:25 メモリデバイスの基礎と最新技術動向 松崎 望(日立ハイテクノロジーズ)
- 15:40-16:25 CMP プロセス構築のポイントと新しい応用事例 澁木 俊一 (ソニーセミコンダクタマニュファクチャリング)
- 16:30-17:15 半導体デバイスにおける配線信頼性の現状と課題 鈴木 直仁 (ルネサスエレクトロニクス)

★参加登録費：<http://www.admeta.org/> より申し込んでください

Item name	Before 9/26		After 9/27	
	Regular	Student	Regular	Student
Tutorial +Conference (including printed proceedings)	JPY42,000	JPY13,000	JPY47,000	JPY14,000
Tutorial + Conference	JPY38,000	JPY 9,000	JPY43,000	JPY10,000
Conference only (including printed proceedings)	JPY31,000	JPY10,000	JPY34,000	JPY11,000
Conference only	JPY27,000	JPY 6,000	JPY30,000	JPY 7,000
Tutorial only	JPY11,000	JPY3,000	JPY13,000	JPY3,000

* Conference proceedings will be provided by web download. If you want to get printed version, please select "including printed proceedings".

★ 問合せ先：

ADMETA^{Plus} 2017 事務局 担当 吉田 連絡先
〒113-8656 東京都文京区本郷 4-1-7 近江屋第二ビル 502 号室 (株)リアライズ理工センター内
TEL: 03-6801-5685, FAX: 03-6801-5686, E-mail: jimukyoku@admeta.org

講演概要

09:30-10:15 いまさら聞けない BEOL/MOL におけるバリア材料の選び方

小池 淳一 (東北大学)

BEOL/MOL のバリア膜材料の選び方を金属学的観点から説明する。

10:20-11:05 14nm から 5nm に向かう BEOL 技術

野上 毅 (IBM Research)

量産に入った 14nm、10nm BEOL プロセスを紹介し、次に、開発段階の 7nm、5nm BEOL において、配線抵抗と信頼性を両立させる Cu 配線延命努力、Co, Ru 配線開発を紹介する。

11:10-11:55 CVD/ALD による最新の絶縁膜プロセス

小林 伸好 (日本 ASM)

CVD 及び ALD 成膜プロセスの原理、装置概要、成膜材料、評価項目等の基礎を説明する。その後、最新デバイスへの応用例として FEOL 用 High-k ゲート絶縁膜、BEOL 用 Low-k 絶縁膜、微細パターン形成用の低温 SiO₂ 膜等のプロセス技術を紹介する。

13:00-13:45 激動の世界半導体業界

湯之上 隆 (微細加工研究所)

終焉を迎えると言われ続けている半導体の微細化は、台湾 TSMC が 10nm を量産しており、7~2nm のマイルストーンを発表している。その TSMC は次世代露光機 EUV を 5nm から量産適用する。一方、iPhone 用プロセッサのファンドリービジネスを TSMC から奪還したい韓国サムスン電子は、TSMC よりも早く、7nm から EUV を使う計画を明らかにした。そして DRAM と 3次元 NAND が絶好調のサムスン電子は、1993 年から世界半導体売上高 1 位に君臨してきた米インテルを抜き去る見込みである。日本では、東芝が債務超過を回避するために、東芝メモリを売却しようとしている。その結果、日本からメモリメーカーが消滅するかもしれない。当日は、激動の世界半導体業界のホットな話題をお話する。

13:50-14:35 ドライエッチングの基礎から ALE まで

野尻 一男(ラムリサーチ)

ドライエッチングのメカニズム、エッチングを支配するパラメータとその制御法について解説した後、最近ホットとなっている Atomic Layer Etching(ALE)の原理から Si, SiO₂, GaN への応用まで詳細に解説する。

14:40-15:25 メモリデバイスの基礎と最新技術動向

松崎 望(日立ハイテクノロジーズ)

各種メモリデバイスの構造・動作原理・位置付け・動向等を広く紹介するとともに、3D NAND のデバイス技術とプロセスフローにスポットを当てて詳しく解説する。

15:40-16:25 CMP プロセス構築のポイントと新しい応用事例

澁木 俊一 (ソニーセミコンダクタマニュファクチャリング)

1990 年代初頭に適用が始まった CMP (chemical mechanical polishing) 技術は、その後の LSI デバイスの微細化に伴って、高い平坦化能力を持ち、金属や絶縁膜除去速度の選択比が化学的にコントロールできるなど独自の加工特性を生かして、ドライエッチングやウェットエッチングと並ぶ、LSI デバイス製造における加工技術の主役へと発展した。本発表では、CMP プロセスのデバイス製造への適用という観点から、代表的な適用工程毎にプロセス構築のポイントを解説するとともに、化学的作用、機械的作用の両側面から、CMP の持つ特徴的な加工特性について具体的な事例を用いて紹介する。

16:30-17:15 半導体デバイスにおける配線信頼性の現状と課題

鈴木 直仁 (ルネサスエレクトロニクス)

半導体デバイスの配線信頼性の主要課題である EM, SM, IMD-TDDB に関する基礎、最新の話題、および今後の課題について紹介する。また微細化に伴い、近年信頼性課題として挙げられている MOL(middle of the line)信頼性についても紹介する。

※都合により午前の講演順序を変更させていただきました。(9 月 19 日)